

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-336000

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

H03K 17/687

(21)Application number : 09-147464

(71)Applicant : NEC ENG LTD

(22)Date of filing : 05.06.1997

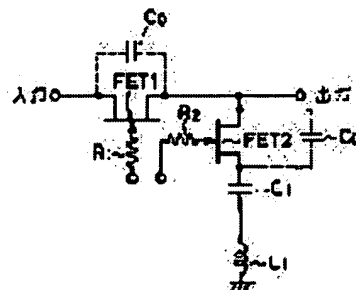
(72)Inventor : NORO HIDEHISA  
NAGAI TOSHIYUKI

## (54) HIGH-FREQUENCY SIGNAL SWITCH

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a high-frequency signal switch which can obtain sufficient isolation characteristic, with a simple constitution.

**SOLUTION:** A high-frequency signal switch is constituted of a series element, which connects the input and output of the switch to each other and a shunt element which grounds the output terminal of the switch. The shunt element contains a capacitor C1 which resonates with a leakage inductance L1 contained in an FET(field effect transistor) 2 and the shunt element as a whole at the center frequency f2 of a transmission band. At the time of improving the isolation characteristic of the switch, the characteristic can be improved to about -10 dB, by lowering the total impedance of the shunt element which is 8  $\Omega$  to 2  $\Omega$ , when the impedance of the inductance L1 is canceled by means of the capacitor C1, and when the value of the turning on resistance of the FET 2 is 2  $\Omega$  and the impedance of the inductance L1 is 6  $\Omega$ .



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-336000

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.<sup>6</sup>

H 0 3 K 17/687

識別記号

F I

H 0 3 K 17/687

G

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平9-147464

(22) 出願日 平成9年(1997)6月5日

(71) 出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72) 発明者 野呂 秀久

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

(72) 発明者 永井 敏幸

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

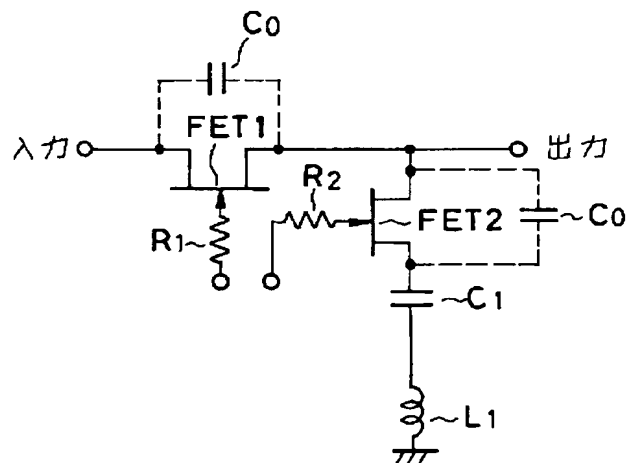
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 高周波信号切り替え器

(57) 【要約】

【課題】 単純な構成で充分なアイソレーション特性の得られる高周波信号切り替え器を得る。

【解決手段】 入力から出力へ接続する直列素子と、出力端子を接地するシャント素子とで構成される。シャント素子はFET2とシャント素子全体が含むリーケージインダクタンスL1と伝送帯域の中心周波数f2で共振するキャパシタC1とを含む。アイソレーション特性を改善する場合、FET2のオン抵抗値2Ω、リーケージインダクタンスL1のインピーダンスを6Ωとすると、キャパシタC1でインダクタンスL1のインピーダンスをうち消した場合、8Ωあったシャント素子の総合インピーダンスを、2Ωまで下げることによって、-10dB程度改善することができる。



# 【特許請求の範囲】

【請求項1】 入力と出力を接続する第一の開閉素子を主体とする直列素子と、前記出力と接地間を接続する第二の開閉素子を主体とするシャント素子とを含む高周波信号切り替え器であって、前記第一及び第二の開閉素子を相補的に開閉制御する開閉制御手段と、前記シャント素子に直列に挿入され前記シャント素子の含むリーケージインダクタンスをうち消すキャパシタとを含むことを特徴とする高周波信号切り替え器。

【請求項2】 前記第一及び第二の開閉素子が、電界効果トランジスタで構成されることを特徴とする請求項1記載の高周波信号切り替え器。

【請求項3】 前記キャパシタが、伝送帯域の中心付近で前記リーケージインダクタンスと共振する値に選ばれることを特徴とする請求項1あるいは2記載の高周波信号切り替え器。

# 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は高周波信号切り替え器に関し、特にマイクロ波通信用の高周波信号切り替え器に関する。

## 【0002】

【従来の技術】 従来の高周波信号切り替え器、例えば単極単投型（SPST）切り替え器は、図3の回路図に示すような構成を持っている。すなわち、入力から出力へ接続する直列素子（電界効果トランジスタFET1を主体とする）と、出力端子を接地するシャント素子（同じく電界効果トランジスタFET2を主体とする）とで構成される。

【0003】 ゲート回路の抵抗器R1、R2を夫々介して、直列素子であるFET1をオンにしシャント素子であるFET2をオフにすると、入力が出力に接続され高周波信号切り替え器としてはオンとなる。同様にFET1をオフにしFET2をオンにすると、高周波信号切り替え器としてはオフとなる。すなわち、FETは直流あるいは低周波信号に対しては、オン抵抗値が例えば2Ωと低く、オフ抵抗値が例えば数MΩときわめて高いため、信号切り替え器の特性（信号切り替え器オフ時の入力／出力間のアイソレーションが-120MHz）としては、きわめて優れていることとなる。

【0004】 しかし、高周波信号例えば1000MHzの信号に対しては、FETのソース／ドレイン間の浮遊容量C0（例えば2pF）のインピーダンスが、例えば80Ωと低くなり、シャント素子内部のリーケージインダクタンスL2（例えば1nH）のインピーダンスが、例えば6Ωとなって無視できなくなる。従って、図4に示すように伝送する下限周波数をf1、中心周波数をf2、上限周波数をf3とし、中心周波数f2を例えば1000MHzとすると、f2におけるアイソレーションは-20dB程度になってしまう。

【0005】 例えば所要性能が、オフ時のアイソレーションが-30dB以上必要であるとする、この所要性能を満たすことができない問題がある。

【0006】 特開平5-299995号公報には、図5に示すような入力から出力へ接続する直列素子（共振回路）1と、出力端子を接地するシャント素子（共振回路）2とで構成される高周波信号切り替え器が提案されている。

【0007】 図5において、共振回路1と共振回路2とは、基本的に同一の2端子回路で、FET3,4あるいはFET5,6がオンの時は、キャパシタC2あるいはC3とインダクタL3あるいはL5とで並列共振回路を構成し、2端子間にハイインピーダンスを与える。FET3,4あるいはFET5,6がオフの時は、キャパシタC2あるいはC3とインダクタL4あるいはL6とで直列共振回路を構成し、2端子間にローインピーダンスを与える。

【0008】 従って、共振回路1をハイインピーダンス状態、共振回路2をローインピーダンス状態にすると、高周波信号切り替え器としてはオフ状態、共振回路1をローインピーダンス状態、共振回路2をハイインピーダンス状態にすると、高周波信号切り替え器としてはオン状態となる。

【0009】 伝送する下限周波数をf1'、中心周波数をf2'、上限周波数をf3'として、この場合のアイソレーション特性を図6（a）、挿入損失特性を図6（b）に示す。

## 【0010】

【発明が解決しようとする課題】 特開平5-299995号公報記載の提案の場合、例えばキャパシタC2,3の容量値は、FETのソース／ドレイン間の浮遊容量C0（図3参照）に比べて、十分に大きい必要がある。もし同程度であれば、単純な直列／並列共振回路と考えることができず、複雑な共振特性を持つこととなり、十分な高周波信号切り替え特性を得ることはできない。キャパシタC2,3の容量値が大きくなると、それに応じてインダクタL3,4,5,6の値を小さくしていく必要があるが、極端に小さくする（リードの持つインダクタンス以下にする）ことは現実的には不可能であり、例えば1000MHzといった高い周波数の、高周波信号切り替え器には適用できない問題が生じる。

【0011】 本発明の目的は、単純な構成で十分なアイソレーション特性の得られる高周波信号切り替え器を提供することである。

## 【0012】

【課題を解決するための手段】 本発明による高周波信号切り替え器は、入力と出力を接続する第一の開閉素子を主体とする直列素子と、前記出力と接地間を接続する第二の開閉素子を主体とするシャント素子とを含む高周波信号切り替え器であって、前記第一及び第二の開閉素子

を相補的に開閉制御する開閉制御手段と、前記シャント素子に直列に挿入され前記シャント素子の含むリーケージインダクタンスをうち消すキャパシタとを含むことを特徴とする。

【0013】また、前記第一及び第二の開閉素子が、電界効果トランジスタで構成され、前記キャパシタが、伝送帯域の中心付近で前記リーケージインダクタンスと共振する値に選ばれることを特徴とする。

【0014】本発明の作用は次の通りである。シャント素子の含むリーケージインダクタンスを直列共振の形で除去するキャパシタを付加する。

【0015】

【発明の実施の形態】以下に、本発明の実施例について図面を参照して説明する。

【0016】図1は本発明による高周波信号切り替え器の実施例の構成を示す回路図であり、図3と同等部分は同一符号にて示している。

【0017】図1において、本発明による高周波信号切り替え器は、入力から出力へ接続する直列素子（電界効果型トランジスタFET1を主体とする）と、出力端子を接地するシャント素子（同じく電界効果型トランジスタFET2を主体とする）とで構成される。直列素子はFET1と、そのソース／ドレイン間の浮遊容量C0と、FET1のゲート回路に挿入され、それを介してFET1を電圧制御する抵抗器R1とを含む。

【0018】シャント素子はFET2と、そのソース／ドレイン間の浮遊容量C0と、FET2のゲート回路に挿入され、それを介してFET2を電圧制御する抵抗器R2と、シャント素子全体が含むリーケージインダクタンスL1（図ではキャパシタC1と接地間に挿入されているように描かれているが、これは仮に描いたもので、シャント素子全体に分布する形で存在する）、インダクタンスL1と、伝送帯域の中心周波数f2例えば100MHzで共振するキャパシタC1とを含む。

【0019】本発明の実施例の動作は、直列素子は図3に示す従来例と同一であって、図4に示すアイソレーション特性について、例えば中心周波数f2付近を10dB改善しようとする場合、シャント素子のインピーダ

スを約1/3（-10dB）にする必要がある。

【0020】FET2のオン抵抗値を例えば2Ω、リーケージインダクタンスL1のインピーダンスを6Ωとすると、キャパシタC1でインダクタンスL1のインピーダンスをうち消した場合、約7（2+6；ベクトル和）Ωあったシャント素子の総合インピーダンスを、2Ωまで下げることによって、図2（a）に示すように-10dB程度改善することができる。なお、この場合の挿入損失特性を図2（b）に示す。

【0021】さらに、キャパシタC1を挿入しても、インダクタンスL1をなるべく増やさないことが重要で、キャパシタC1として貫通型キャパシタ（接地インダクタンスがきわめて小さい）を使用し、なるべく短く（ワイヤボンディングの場合はなるべくワイヤの数を多く）FET2に接続する必要がある。

【0022】

【発明の効果】以上説明したように本発明は、キャパシタでシャント素子のリーケージインダクタンスのインピーダンスをうち消すことによって、アイソレーション特性を伝送帯域の中心周波数付近で-10dB程度改善することができる効果がある。

【図面の簡単な説明】

【図1】本発明の実施例の回路図である。

【図2】本発明の実施例のアイソレーション特性及び挿入損失特性の説明図である。

【図3】従来の高周波信号切り替え器の一例を示す回路図である。

【図4】従来の高周波信号切り替え器の一例のアイソレーション特性の説明図である。

【図5】従来の高周波信号切り替え器の他の一例を示す回路図である。

【図6】従来の高周波信号切り替え器の他の一例のアイソレーション特性及び挿入損失特性の説明図である。

【符号の説明】

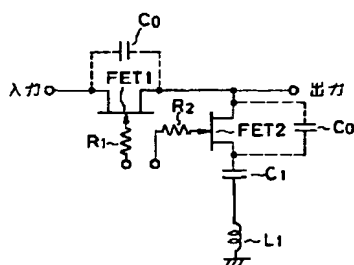
FET1、FET2 電界効果トランジスタ

C1 キャパシタ

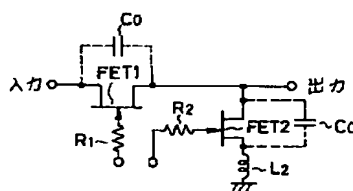
L1 リーケージインダクタンス

1, R2 抵抗器

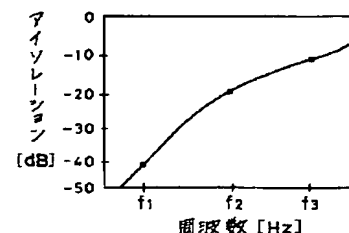
【図1】



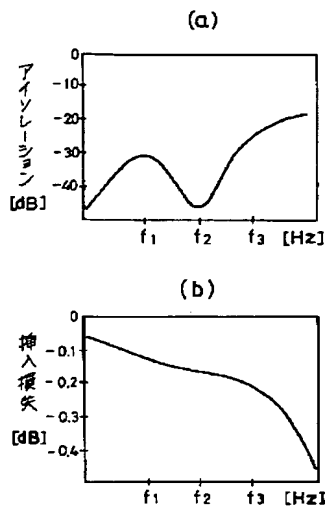
【図3】



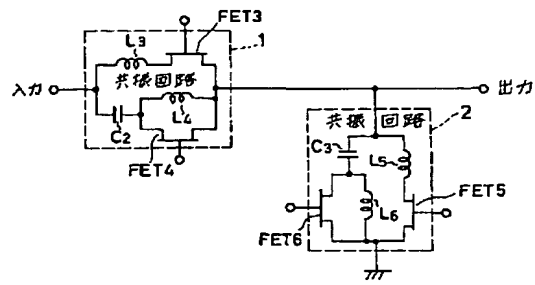
【図4】



【図2】



【図5】



【図6】

